



Home



Search



List

☐ Include

W0041-01 EV

MicroPatent® PatSearch FullText: Record 1 of 1

Search scope: USG USA EPA EPB WO JP; Full patent spec.

Years: 1971-2001

Text: Patent/Publication No.: JP03138505

[no drawing available]

[Download This Patent](#)[Family Lookup](#)[Citation Indicators](#)**NEW!**Special Rates
For Citation
Indicators[Go to first matching text](#)JP03138505 A2
IMAGE PROCESSOR
FUJITSU LTD

Inventor(s): SUDO YOSHINORI ; HIZUKA TETSUO ; KAKIGI GIICHI ; NAKAJIMA MASAHIITO

Application No. 01277588 JP01277588 JP, Filed 19891025,

Abstract: PURPOSE: To enhance efficiency in image processing such as height inspection by calculating and complementing a common part between images obtained previous time and this time so that the entire image of a measured object may be formed and pointing out a defective spot in measuring the height from the entire measured object.

CONSTITUTION: Image data is inputted and the image is compressed 15 to be stored in a compressed image memory 16. Then, whether or not the images of all the objects are inputted is discriminated and a relative address between the image position inputted previous time and the image position inputted this time is calculated. Next, the common part of both images is calculated and complemented to perform pre-processing for combining between the images, and the respective compressed image data are combined based on the relative address to form the entire image of a sample 22, then the entire image is displayed 21. The height of the sample 22 is inspected from the input image of a certain part. At such a time, the relative positional relation of the image inputted this time is easily judged based on the entire image. Therefore, the defective spot is accurately pointed out and the efficiency of the inspection is enhanced.

COPYRIGHT: (C)1991,JPO&Japio

Int'l Class: G01B01100; G01N02188 G06F01562 H01L02160 H01L02166



Home



Search



List

☐ Include

For further information, please contact:

[Technical Support](#) | [Billing](#) | [Sales](#) | [General Information](#)<http://www.micropat.com/cgi-bin/pslist>

2001/11/13

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平3-138505

⑤ Int. Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)6月12日

G 01 B 11/00
G 01 N 21/88H 7625-2F
E 2107-2G
J 2107-2G※

審査請求 未請求 請求項の数 1 (全6頁)

⑭ 発明の名称 画像処理装置

⑰ 特 願 平1-277588

⑱ 出 願 平1(1989)10月25日

⑲ 発 明 者 須 藤 嘉 規 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑲ 発 明 者 肥 塚 哲 男 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑲ 発 明 者 柿 木 義 一 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑲ 発 明 者 中 島 雅 人 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑳ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

㉑ 代 理 人 弁理士 井 桁 貞一 外2名

最終頁に続く

明 細 書

1. 発明の名称
画像処理装置

2. 特許請求の範囲

ステージに載置した測定対象に光を照射し、その反射光から測定対象(22)の高さデータを含む入力画像を生成して画像メモリ(14)に記憶し、該画像メモリ(14)に記憶した入力画像に基づいて測定対象(22)の画像を処理する画像処理装置において、

前記測定対象(22)を載置したステージが移動するとき、入力画像のアドレスを計測していくことにより、前回の画像入力位置と今回の画像入力位置との相対アドレスを算出するアドレス算出手段(17)と、

前記入力画像を圧縮して記憶する圧縮画像記憶手段(23)と、

アドレス算出手段(17)により算出された相対

アドレスから前回と今回の画像相互間の共通部分を計算、補完して前記画像メモリ(14)にあるデータに基づいて測定対象(22)の全体画像を作成する全体画像作成手段(20)と、を設け、

該全体画像作成手段(20)のデータに基づいて測定対象(22)の画像を処理するようにしたことを特徴とする画像処理装置。

3. 発明の詳細な説明

(概要)

画像処理装置に関し、

入力画像の相対的な位置関係を明確にして画像処理による欠陥箇所の指摘を正確に行って画像処理結果による判断の効率を向上できる画像処理装置を提供することを目的とし、

ステージに載置した測定対象に光を照射し、その反射光から測定対象の高さデータを含む入力画像を生成して画像メモリに記憶し、該画像メモリに記憶した入力画像に基づいて測定対象の画像を

処理する画像処理装置において、前記測定対象を載置したステージが移動するとき、入力画像のアドレスを計測していくことにより、前回の画像入力位置と今回の画像入力位置との相対アドレスを算出するアドレス算出手段と、前記入力画像を圧縮して記憶する圧縮画像記憶手段と、アドレス算出手段により算出された相対アドレスから前回と今回の画像相互間の共通部分を計算、補完して前記画像メモリにあるデータに基づいて測定対象の全体画像を作成する全体画像作成手段と、を設け、該全体画像作成手段のデータに基づいて測定対象の画像を検査するように構成する。

(産業上の利用分野)

本発明は、画像処理装置に係り、詳しくは、ICチップの実装部品等の高さの検査に用いる画像処理装置に関する。

近年、電子機器を小型化するため、表面実装部品(チップ部品)が多く使用されるようになっており、今後、チップ部品化はますます進み、その

数量は急激に増加するものと予測されている。チップ部品を用いたプリント板の製造工程では、実装は自動機によって行われており、プリント板の信頼性向上のため、外観検査の自動化が必須となっている。このような背景から、チップ部品実装の外観検査の自動化の1つとして部品の高さを計測し、検査する装置が用いられている。

(従来の技術)

従来の画像処理の応用例である高さ検査装置では、第3図に示すように半導体レーザからなる照射光学系1によりレーザビーム2aを測定対象(例えばチップ部品)3上に照射し、走査機構によってステージ4をx、y方向に移動させ、測定対象3からの反射光2bを角度 θ の斜め方向に配置した光センサ(例えば、カメラ)5で検査することにより、いわゆる三角測量法によって測定対象3の高さデータを得ている。なお、照射光学系1も多少はx方向に走査可能である。以上が高さカメラの原理である。そして、この高さカメラを

3

用いてQFP(Quad Flat Package)等の表面実装部品の検査画像を得ている。

(発明が解決しようとする課題)

しかしながら、このような従来の高さ検査装置にあっては、走査機構によってステージを移動させることで広範囲の計測ができるが、QFPのリード部品等のように綿密な画像を得るためにカメラの倍率を上げねばならず、計測範囲が狭くなっている。よって、一度に入力できる計測範囲は、例えばQFPの一方のリード部分だけとなって全体画像を示すことができず、その結果、入力画像の相対的な位置関係が不明で、具体的には検査領域箇所や検査対象全体からみた欠陥箇所の指摘が十分にできず、高さ検査の効率が悪いという問題点があった。

そこで本発明は、入力画像の相対的な位置関係を明確にして高さの欠陥箇所の指摘を正確に行って高さ検査の効率を向上できる画像処理装置を提供することを目的としている。

5

(課題を解決するための手段)

本発明による画像処理装置は上記目的達成のため、ステージに載置した測定対象に光を照射し、その反射光から測定対象の高さデータを含む入力画像を生成して画像メモリに記憶し、該画像メモリに記憶した入力画像に基づいて測定対象の画像を処理する画像処理装置において、前記測定対象を載置したステージが移動するとき、入力画像のアドレスを計測していくことにより、前回の画像入力位置と今回の画像入力位置との相対アドレスを算出するアドレス算出手段と、前記入力画像を圧縮して記憶する圧縮画像記憶手段と、アドレス算出手段により算出された相対アドレスから前回と今回の画像相互間の共通部分を計算、補完して前記画像メモリにあるデータに基づいて測定対象の全体画像を作成する全体画像作成手段と、を設け、該全体画像作成手段のデータに基づいて測定対象の画像を処理するようにしている。

6

(作用)

本発明では、ステージが移動すると、入力画像と同じ分解能でアドレス計測が行われる一方、入力画像が圧縮して記憶される。そして、前回と今回の画像相互間の共通部分を計算、補完して測定対象の全体画像が作成され、該全体画像に基づいて計測対象全体から高さ計測の欠陥箇所等の画像処理が指摘される。

したがって、入力画像の相対的な位置関係が明確になり、高さ検査等の画像処理の効率が向上する。

(実施例)

以下、本発明を図面に基づいて説明する。

第1～3図は本発明に係る画像処理装置の一実施例を示す図である。まず、構成を説明する。第1図は画像処理の応用例としての高さ検査装置の機能を示すブロック図であり、この図において、高さ検査装置は、例えば16ビットのパーソナルコンピュータを含んで構成され、大きく分けて光学

系11、信号処理回路12、切換回路13、画像メモリ14、画像圧縮回路15、圧縮画像メモリ16、アドレス計測部17、アドレスメモリ18、制御部19、検査回路20および表示装置21により表される機能を有している。

光学系11は、例えばレーザを光源としP S D (光位置検出器: Position Sensitive Detector) を受光デバイスとして使用し、試料(測定対象に相当)22の高さと明るさに関する信号を発生し、信号処理回路12に出力する。なお、P S Dを用いれば物体の高さと明るさに関する信号を得ることができるのは、周知である。また、試料22は、例えばステージの上に固定されたプリント板上に配置されたチップ部品(QFP等)である。

信号処理回路12は光学系11からの信号をA/D変換を含み信号処理して試料22に対する高さデータと明るさデータを生成し、切換回路13を介して画像メモリ14および画像圧縮回路15に出力する。画像メモリ14は入力画像の高さデータと明るさデータを記憶し、画像圧縮回路15は入力画像を圧縮

7

する処理を行い、圧縮画像メモリ16はこの圧縮画像を記憶する。画像圧縮回路15および圧縮画像メモリ16は圧縮画像記憶手段23を構成する。切換回路13は入力画像の経路を切り換えるもので、画像入力の際は画像メモリ14および画像圧縮回路15に入力信号を転送し、ステージ移動のみの場合は入力信号をアドレス計測部17に転送する。なお、画像入力およびステージ移動の際のステージの移動速度は一定である。

アドレス計測部(アドレス算出手段に相当)17はステージが移動するときに入力画像のアドレスを計測していくことにより、前回の画像入力位置と今回の画像入力位置との相対アドレスを算出し、アドレスメモリ18は必要に応じてこの相対アドレスを記憶する。制御部19は各回路の作動を制御するとともに、各回路からのデータを受け取って検査回路20に送り、検査回路(全体画像作成手段に相当)20は入力画像から従来と同様に試料22の高さを計測して正規の状態であるか否かを検査するとともに、前記相対アドレスから前回と今回の画

8

像相互間の共通部分を計算、補完して測定対象である試料22の全体画像を作成し、この全体画像に基づいて試料22の高さの欠陥箇所の指摘等を行う。表示装置21は、例えばCRTを含んで構成され、検査結果や検査に必要な途中の画面を外部に表示する。

次に、作用を説明する。

第2図は高さ検査のプログラムを示すフローチャートであり、図中P₁～P₆はプログラムのステップを示す。

まず、P₁で画像入力位置のデータ、すなわち今回のアドレスを入力する。これは、試料22のある一部分のアドレスに対応する。次いで、P₂で画像データを入力するとともに、P₃で画像圧縮回路15により画像データを圧縮し、この圧縮画像を圧縮画像メモリ16に記憶する。次いで、P₄で全対象を画像入力したか否かを判別し、NOのときはP₁に戻って上記処理を繰返し、YESになるとP₅で画像間の相対アドレス、すなわち前回の画像入力位置と今回の画像入力位置との相対

9

10

アドレスを算出する。これは、例えば前回の画像入力位置の終点の今回の該位置の始点とに基づいて相対アドレスを求める。次いで、P₁で両画像間相互の共通部分を計算、補完して画像間結合の前処理を行い、P₂で各圧縮画像データを相対アドレスに基づいて結合させ、試料22の全体画像を作成し、P₃で表示装置21に全体画像を表示する。

そして、このようにして全体画像が作成されると、従来と同様にある部分の入力画像から試料22の高さを検査するが、このとき今回の入力画像の相対的な位置関係を全体画像に基づいて容易に判断することができる。したがって、検査領域箇所や欠陥箇所を正確に指摘することができ、検査の効率を高めることができる。

(発明の効果)

本発明によれば、入力画像の全体画像に対する相対的な位置関係を明確にして画像処理結果の指摘を正確に行うことができ、画像処理の効率を向上させることができる。

1 1

22……試料（測定対象）、

23……圧縮画像記憶手段。

代理人 弁理士 井 桁 貞



4. 図面の簡単な説明

第1、2図は本発明に係る画像処理装置の一実施例を示す図であり、

第1図はその機能ブロック図、

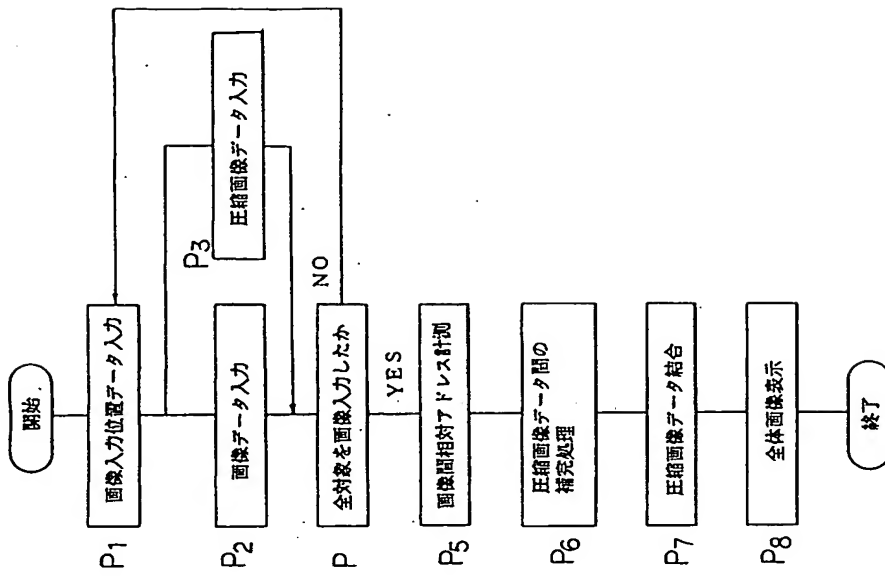
第2図はその高さ検査のプログラムを示すフローチャート、

第3図は従来の高さ検査装置の高さ計測の方法を説明する図である。

- 11……光学系、
- 12……信号処理回路、
- 13……切換回路、
- 14……画像メモリ、
- 15……画像圧縮回路、
- 16……圧縮画像メモリ、
- 17……アドレス計測部（アドレス算出手段）、
- 18……アドレスメモリ、
- 19……制御部、
- 20……検査回路（全体画像作成手段）、
- 21……表示装置、

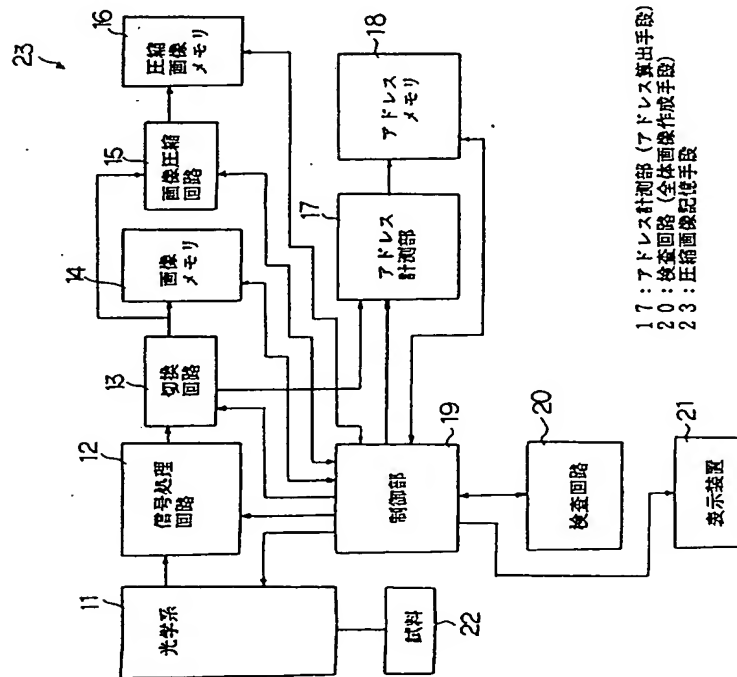
1 2

1 3



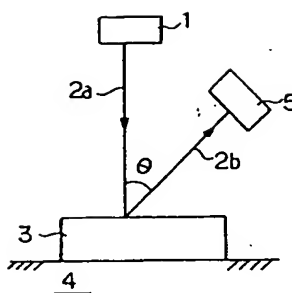
第 2 図

一実施例の高さ検査のプログラムを示すフローチャート



一実施例の機能ブロック図

第 1 図



従来の高さ検査装置の高さ計測の方法を説明する図

第 3 図

第 1 頁の続き

⑤Int. Cl.⁵

G 06 F 15/62
H 01 L 21/60
21/66

識別記号

4 0 5 A
3 2 1 Y
J

庁内整理番号

8419-5B
6918-5F
7013-5F